

IN THE U.S. PATENT AND TRADEMARK OFFICE

In re application of: Norio OKADA  
Appl. No.: NEW NON-PROVISIONAL  
Filed: January 16, 2004  
Title: SEMICONDUCTOR DEVICE MANUFACTURING  
METHOD FOR IMPROVING ADHESIVITY OF  
COPPER METAL LAYER TO BARRIER LAYER

CLAIM TO PRIORITY

Assistant Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

January 16, 2004

Sir:

Applicant(s) herewith claim(s) the benefit of the  
priority filing date of the following application(s) for the  
above-entitled U.S. application under the provisions of 35  
U.S.C. § 119 and 37 C.F.R. § 1.55:

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
JAPAN	2003-021956	January 30, 2003

Certified copy(ies) of the above-noted application(s)  
is(are) attached hereto.

Respectfully submitted,

YOUNG & THOMPSON



Benoit Castel, Reg. No. 35,041

745 South 23<sup>rd</sup> Street  
Arlington, VA 22202  
Telephone (703) 521-2297

BC/yr

Attachment(s): 1 Certified Copy(ies)

US  
2249

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

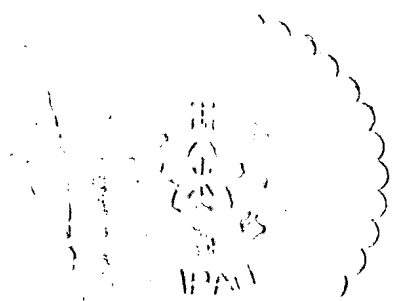
This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    1 月 3 0 日  
Date of Application:

出 願 番 号                      特 願 2 0 0 3 - 0 2 1 9 5 6  
Application Number:

[ST. 10/C]:                      [ J P 2 0 0 3 - 0 2 1 9 5 6 ]

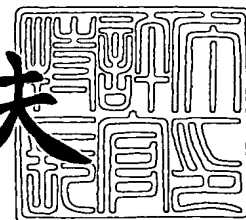
出      願      人                      N E C エレクトロニクス株式会社  
Applicant(s):



2 0 0 3 年 1 2 月 1 6 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号    出証特 2 0 0 3 - 3 1 0 4 1 3 5

【書類名】 特許願

【整理番号】 74120005

【提出日】 平成15年 1月30日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/306

【発明者】

【住所又は居所】 神奈川県川崎市中原区下沼部 1 7 5 3 番地 N E C エレ  
クトロニクス株式会社内

【氏名】 岡田 紀雄

【特許出願人】

【識別番号】 302062931

【氏名又は名称】 N E C エレクトロニクス株式会社

【代理人】

【識別番号】 100088328

【弁理士】

【氏名又は名称】 金田 暢之

【電話番号】 03-3585-1882

【選任した代理人】

【識別番号】 100106297

【弁理士】

【氏名又は名称】 伊藤 克博

【選任した代理人】

【識別番号】 100106138

【弁理士】

【氏名又は名称】 石橋 政幸

【手数料の表示】

【予納台帳番号】 089681

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0216444

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の製造方法

【特許請求の範囲】

【請求項 1】 銅を主成分とする金属層である銅金属層および前記銅よりも酸化されやすい金属を含むバリア層を有する積層金属膜が形成された半導体装置の製造方法であって、

半導体基板上の絶縁膜に形成された凹部の底面および側面にバリア層を形成し、

前記バリア層を覆い、かつ前記凹部が埋まるように前記銅金属層を形成し、

前記銅金属層の表面が酸素に曝されることで該銅金属層表面に形成された酸化物を、カルボキシル基を少なくとも一つ有する有機酸を含む溶液で除去し、

前記銅を粒成長させるための熱処理を行う半導体装置の製造方法。

【請求項 2】 銅を主成分とする金属層である銅金属層および前記銅よりも酸化されやすい金属を含むバリア層を有する積層金属膜が形成された半導体装置の製造方法であって、

半導体基板上の絶縁膜に形成された凹部の底面および側面にバリア層を形成し、

前記バリア層を覆い、かつ前記凹部が埋まるように前記銅金属層を形成し、

前記絶縁膜上面が露出するまで前記積層金属膜を研磨し、

前記積層金属膜の表面が酸素に曝されることで該積層金属膜表面に形成された酸化物を、カルボキシル基を少なくとも一つ有する有機酸を含む溶液で除去し、

前記銅を粒成長させるための熱処理を行う半導体装置の製造方法。

【請求項 3】 前記有機酸は、モノカルボン酸、ジカルボン酸、トリカルボン酸、オキシカルボン酸、およびアミノカルボン酸のうちいずれかの酸に属する化合物である請求項 1 または 2 記載の半導体装置の製造方法。

【請求項 4】 前記化合物が蔞酸である請求項 3 記載の半導体装置の製造方法。

【請求項 5】 前記熱処理を不活性雰囲気で行う請求項 1 乃至 4 のいずれか 1 項記載の半導体装置の製造方法。

【請求項 6】 前記バリア層は、Ta を含む金属層である請求項 1 乃至 5 のいずれか 1 項記載の半導体装置の製造方法。

【請求項 7】 前記積層金属膜は、配線、または配線同士を接続するためのビアプラグとして用いられる請求項 1 乃至 6 のいずれか 1 項記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、銅を主成分とする金属層である銅金属層を有する半導体装置の製造方法に関する。

【0002】

【従来の技術】

従来、銅を主成分とする金属層である銅金属層をエッチングするのは困難であるため、アルミニウムをエッチングして配線を形成する場合と異なり、ダマシン法による配線形成技術を銅金属層に用いている。ダマシン法は、絶縁膜に配線のための溝を形成し、銅の拡散を防止するバリア層となるバリアメタル、シード層、および銅金属層を形成し、銅を粒成長させるための銅粒成長アニール処理を行った後、CMP (Chemical Mechanical Polishing) 処理により絶縁膜が露出するまで銅金属層を研磨して、銅配線を形成するものである (例えば、特許文献 1 参照)。

【0003】

【特許文献 1】

特開 2001-156168 号公報

【0004】

【発明が解決しようとする課題】

上述した従来の技術において、銅金属層の粒成長過程について説明する。

【0005】

図 3 は、銅金属層の粒成長過程と、バリアメタルが酸化する過程とを示す断面構造図である。

## 【0006】

図3 (a) に示すように、図に示さない半導体基板上に成膜された層間絶縁膜 110 上に、窒化タンタル (Ta<sub>2</sub>N<sub>5</sub>) 膜 112 およびタンタル (Ta) 膜 114 からなるバリアメタルを形成し、その上に、シード層、および銅金属層 116 を形成する。銅金属層 116 を形成した後大気にさらすと、銅表面が酸化され、図 3 (a) に示すように、銅自然酸化物 118 が銅金属層 116 の表面に形成される。

## 【0007】

続いて、銅粒成長のための熱処理である銅粒成長アニール処理を開始すると、図3 (b) に示すように、銅の粒成長が進むにつれて、粒界面 120 が発生する。その後、銅の粒成長が終わりに近づき、図3 (c) に示すように、銅自然酸化物 118 に含まれる酸素が粒界面 120 に沿ってバリアメタルの方に拡散すると、Ta は銅より酸化されやすいため、銅金属層 116 の底面に Ta の酸化物であるタンタル酸化化合物が生成されてしまう (参考文献: K. Yin et al. / Oxidation of Ta diffusion barrier layer for Cu metallization in thermal annealing / Thin Solid Films 388 (2001) 27-33)。

## 【0008】

上記タンタル酸化化合物により、以下のような問題があった。

## 【0009】

銅金属層 116 上に残留する銅自然酸化物 118 については、この後の工程の CMP 処理で除去できるが、バリアメタルと銅金属層 116 との界面に形成されたタンタル酸化化合物は、後に形成される配線内部に残留する。そのため、このタンタル酸化化合物により銅金属層 116 とバリアメタルとの密着性が低下し、信頼性、特に、ストレスマイグレーションおよびエレクトロマイグレーションが劣化するという問題があった。さらに、ストレスによりボイドが発生するストレスボイディング現象が発生するおそれがあった。

## 【0010】

また、銅金属層 16 とバリアメタルとの密着性の低下が著しいと、銅金属層 16 が剥れて配線に欠陥が生じ、配線の断切れを起こすという問題があった。

#### 【0011】

本発明は上記したような従来の技術が有する問題点を解決するためになされたものであり、銅金属層とバリアメタルとの密着性低下を防止する半導体装置の製造方法を提供することを目的とする。

#### 【0012】

##### 【課題を解決するための手段】

上記目的を達成するための本発明の半導体装置の製造方法は、銅を主成分とする金属層である銅金属層および前記銅よりも酸化されやすい金属を含むバリア層を有する積層金属膜が形成された半導体装置の製造方法であって、

半導体基板上の絶縁膜に形成された凹部の底面および側面にバリア層を形成し

前記バリア層を覆い、かつ前記凹部が埋まるように前記銅金属層を形成し、  
前記銅金属層の表面が酸素に曝されることで該銅金属層表面に形成された酸化物を、カルボキシル基を少なくとも一つ有する有機酸を含む溶液で除去し、  
前記銅を粒成長させるための熱処理を行うものである。

#### 【0013】

また、本発明の半導体装置の製造方法は、銅を主成分とする金属層である銅金属層および前記銅よりも酸化されやすい金属を含むバリア層を有する積層金属膜が形成された半導体装置の製造方法であって、

半導体基板上の絶縁膜に形成された凹部の底面および側面にバリア層を形成し

前記バリア層を覆い、かつ前記凹部が埋まるように前記銅金属層を形成し、  
前記絶縁膜上面が露出するまで前記積層金属膜を研磨し、  
前記積層金属膜の表面が酸素に曝されることで該積層金属膜表面に形成された酸化物を、カルボキシル基を少なくとも一つ有する有機酸を含む溶液で除去し、  
前記銅を粒成長させるための熱処理を行うものである。

#### 【0014】



また、上記本発明の半導体装置の製造方法において、前記有機酸は、モノカルボン酸、ジカルボン酸、トリカルボン酸、オキシカルボン酸、およびアミノカルボン酸のうちいずれかの酸に属する化合物であることとしてもよく、前記化合物が蔭酸であることとしてもよい。

#### 【0015】

また、上記本発明の半導体装置の製造方法において、前記熱処理を不活性雰囲気で行うこととしてもよく、前記バリア層はTaを含む金属層であることとしてもよい。

#### 【0016】

さらに、上記本発明の半導体装置の製造方法において、前記積層金属膜は、配線、または配線同士を接続するためのビアプラグとして用いられることとしてもよい。

#### 【0017】

(作用)

上記のように構成される本発明では、熱処理の際に酸素の拡散源となる酸化物がカルボキシル基を少なくとも一つ有する有機酸を含む溶液で除去されるため、銅を粒成長させるとき、バリア層が酸化することを防げる。そのため、銅金属層とバリア層との密着性の低下が防止される。

#### 【0018】

また、本発明では、上記有機酸が、モノカルボン酸、ジカルボン酸、トリカルボン酸、オキシカルボン酸、およびアミノカルボン酸のうちいずれかの酸に属する化合物であるため、酸素の拡散源となる酸化物が除去される。

#### 【0019】

また、本発明では、熱処理の際に酸素の拡散源となる酸化物が除去されるため、銅を粒成長させるとき、銅よりも酸化されやすいタンタルが酸化されるのを防止できる。

#### 【0020】

さらに、本発明では、銅金属層とバリア層との密着性低下が防止されるため、配線およびビアプラグの信頼性、特に、ストレスマイグレーション

およびエレクトロマイグレーションの劣化、ならびにストレスボイディング現象の発生を防げる。

#### 【0021】

##### 【発明の実施の形態】

本発明の半導体装置の製造方法は、銅を主成分とする銅金属層およびバリア層を有する積層金属膜を形成した後、銅粒成長アニール処理前に、銅自然酸化物を、カルボキシル基を少なくとも一つ有する有機酸を含む溶液で除去するものである。

#### 【0022】

本発明の半導体装置の製造方法について説明する。

#### 【0023】

図1は本発明の半導体装置の製造方法を説明するための断面構造図である。なお、以下では、トランジスタ、抵抗、および容量等の半導体素子、および半導体素子を接続するための配線を半導体基板上に形成していく過程において、形成される半導体素子等を含めた半導体基板をウエハと称する。

#### 【0024】

半導体基板10上に、図に示さない半導体素子を形成し、その上に層間絶縁膜として酸化膜(SiO<sub>2</sub>膜)12を100～300nm、配線加工性を向上させるためのエッチングストッパー膜としてのSiCN膜(以下、「ストッパーSiCN膜」と称する)14を10～150nm、および配線形成のための絶縁膜としてSiO<sub>2</sub>膜16を100～1800nm形成する(図1(a))。

#### 【0025】

続いて、リソグラフィ工程により、SiO<sub>2</sub>膜16上にレジストパターンを形成した後、ストッパーSiCN膜14が露出するまでSiO<sub>2</sub>膜16をエッチングする。レジストパターンを除去した後、SiO<sub>2</sub>膜16をマスクにしてストッパーSiCN膜14をエッチング除去し、配線のための溝部18を形成する(図1(b))。

#### 【0026】

その後、スパッタリング法により、Ta<sub>2</sub>N膜を1～40nm、Ta膜を1～4

0 nm順に成膜して、Ta<sub>2</sub>N膜およびTa膜からなるバリアメタル20を形成し、その上に銅を主成分とするシード層を形成する。そして、硫酸銅 (CuSO<sub>4</sub>) を含む電解メッキ溶液に浸し、電解メッキ法によりシード層の上に銅金属層22を40～3000 nm形成し、バリアメタル20および銅金属層22からなる積層金属膜24を形成する(図1(c))。銅金属層22を形成した後、積層金属膜24が大気に曝されると、大気中の酸素により、積層金属膜24の表面に銅自然酸化物が形成される。

#### 【0027】

続いて、主に銅の粒成長を目的とした銅粒成長アニール処理の前に、カルボキシル基を少なくとも一つ有する有機酸として蓚酸 ((COOH)<sub>2</sub>) を体積濃度0.1～3%含む溶液である蓚酸溶液に、ウエハを5～100秒浸漬する有機酸溶液処理を行う。この有機酸溶液処理により、銅自然酸化物が除去される。有機酸溶液処理の後、スピンドライ法で乾燥させる。続いて、複数のウエハを一括処理するバッチ式のファーンেসアニール処理装置で、温度200～450℃、主にN<sub>2</sub>ガスによる不活性雰囲気、処理時間10～200分の銅粒成長アニール処理を行う。

#### 【0028】

その後、CMP処理により、SiO<sub>2</sub>膜16の上面が露出するまで積層金属膜24を研磨して、バリアメタル20および銅金属層22からなる銅配線26を形成する。CMP処理の後、銅配線上面に付着した砥粒を洗浄処理により除去すると、洗浄処理に用いられた水により銅配線の上面に銅酸化層が形成される。続いて、銅酸化層をベンゾトリアゾール (BTA) の1%希釈溶液にさらすことで、BTAと銅酸化層とを反応させて、酸化防止層となるBTA層を形成する。銅配線上のBTA層を熱分解により除去した後、銅拡散防止膜としてキャップSiCN膜28をCVD法で10～150 nm成膜する(図1(d))。

#### 【0029】

その後、半導体素子および銅配線等の回路と外部とを電氣的に接続するためのパッド、および保護膜などを形成し、半導体装置を製造する。

#### 【0030】

次に、銅粒成長アニール処理前の有機酸溶液処理の効果について評価するための実験方法について説明する。

#### 【0031】

評価に用いた2枚のサンプルウエハを、次のようにして作製した。図1(c)に示した工程まで処理したウエハを2枚準備し、銅粒成長アニール処理前に、一方のウエハには有機酸溶液処理を行い、他方のウエハには有機酸溶液処理を行わなかった。その後、2枚のウエハに銅粒成長アニール処理を行い、CMP工程まで処理を行った。

#### 【0032】

有機酸溶液処理有りの場合と無しの場合について、それぞれのウエハの配線欠陥箇所数を計測して比較した。配線欠陥箇所の特定の仕方は、配線溝部形成のためのマスクと、マスクが転写される単位であるショットとの配線パターン比較をウエハ面内の全てのショットについて行い、バリアメタルのパターンが欠落しているところがあれば、それを欠陥箇所とするものである。

#### 【0033】

次に、上述した実験方法による配線欠陥数の比較結果を説明する。

#### 【0034】

図2はウエハ面内における欠陥箇所を示す欠陥分布図であり、欠陥分布図中の丸印は欠陥箇所の位置を示す。図2(a)は銅粒成長アニール処理前に有機酸溶液処理をしなかったウエハの欠陥分布図であり、図2(b)は銅粒成長アニール処理前に有機酸溶液処理をしたウエハの欠陥分布図である。

#### 【0035】

図2(a)に示すように、有機酸溶液処理無しの場合、配線欠陥数は57個であり、配線欠陥はウエハの全面に発生していた。欠陥箇所の不良原因を特定するために、銅金属層22を除去したあと、配線欠陥箇所の成分元素を分析すると、Taと酸素が検出され、タンタル酸化化合物が形成されていることがわかった。一方、図2(b)に示すように、有機酸溶液処理有りの場合、配線欠陥数が19個であった。これら19箇所の欠陥は、CMP時のスクラッチやパターン形成の異常のみであることが検査結果より容易に確認できた。

## 【0036】

上述の結果から、銅粒成長アニール処理前に有機酸溶液処理を行わないと、ウエハ上の位置に関係なく、ウエハ全面に配線欠陥が発生したことがわかる。

## 【0037】

なお、上記有機酸溶液の有機酸濃度は0.1～3%に限らない。また、上記有機酸は、有機酸に限らず、銅自然酸化物を除去するものとして、モノカルボン酸、ジカルボン酸、トリカルボン酸、オキシカルボン酸、およびアミノカルボン酸のうちいずれかの酸に属する化合物であればよい。

## 【0038】

本発明では、上述のようにして、銅金属層およびバリアメタルを有する積層金属膜が形成されたウエハを、銅粒成長アニール処理前に、カルボキシル基を少なくとも一つ有する有機酸を含む溶液に浸漬することにより、熱処理の際に酸素の拡散源となる酸化物が積層金属膜から除去される。そのため、銅粒成長アニール処理の際、バリアメタルと酸素との反応による酸化物の生成を抑制できる。したがって、銅金属層とバリアメタルとの密着性低下を防止でき、銅配線の信頼性、特に、ストレスマイグレーションおよびエレクトロマイグレーションの劣化を防ぎ、さらに、ストレスボイディング現象の発生を防止できる。

## 【0039】

また、上記有機酸溶液処理により、酸素の他、電解メッキ溶液に含まれる硫黄等のメッキ余剰成分についても銅金属層から除去するため、硫黄等のメッキ余剰成分による信頼性、特に、ストレスマイグレーションおよびエレクトロマイグレーションの劣化を防ぎ、さらに、ストレスボイディング現象の発生を防止できる。

## 【0040】

なお、上記実施例では、銅粒成長アニール処理後にCMP処理を行っているが、CMP処理の後に銅粒成長アニール処理を行う場合でも、銅粒成長アニール処理前に、上記実施例と同様に有機酸溶液処理を行うことで、銅金属層およびバリアメタルの表面に形成される銅自然酸化物が除去され、同様の効果が得られる。

## 【0041】

また、上記銅配線が複数層あってもよい。その際、バリアメタルおよび銅金属層を有し、異なる層に形成された銅配線同士を電氣的に接続するためのビアプラグを設けてもよい。銅粒成長アニール処理前に上記有機酸溶液処理をすることで、ビアプラグにも上述の効果が得られることは言うまでもない。

#### 【0042】

また、上記実施例では、シングルダマシン法による銅配線形成について説明したが、銅配線およびビアプラグを形成するためのデュアルダマシン法による場合にも適用できる。

#### 【0043】

また、銅粒成長アニール処理は、バッチ式のファーンেসアニール処理装置に限らず、ウエハを一枚ずつ処理する枚葉式の RTP (Rapid Thermal Process) 装置による処理であってもよい。また、銅粒成長アニール処理では、アニール雰囲気中に水素 ( $H_2$ ) が含まれてもよい。水素原子が銅粒界面の未結合手にトラップされることで、銅粒間に電流が流れやすくなるためである。

#### 【0044】

また、エッチングストッパー膜は、SiCN膜の他に、SiON膜、SiN膜、SiO<sub>2</sub>膜、およびSiC膜のうちいずれかの膜であってもよく、これらの膜の積層膜であってもよい。

#### 【0045】

また、層間絶縁膜、および配線形成のための絶縁膜は、SiO<sub>2</sub>膜の他に、有機系膜、HSQ (hydrogensilsesquioxane) 系膜、MSQ (methylsilsesquioxane) 系膜、および梯子型水素化シロキサン構造を有する膜であるラダーオキサイド (L-Ox (NECエレクトロニクス株式会社の商標 (出願中))) 膜のうちいずれかの膜であってもよく、これらの膜の積層膜であってもよい。

#### 【0046】

さらに、上記銅金属層は、SiやAl等の他の元素を微量含有するものであってもよい。

**【0047】****【発明の効果】**

本発明は以上説明したように構成されているので、以下に記載する効果が得られる。

**【0048】**

本発明では、銅を主成分とする金属層である銅金属層およびバリアメタルを有する積層金属膜を、銅粒成長アニール処理前に、カルボキシル基を少なくとも一つ有する有機酸を含む溶液に浸漬することにより、熱処理の際に酸素の拡散源となる酸化物が積層金属膜から除去される。そのため、銅粒成長アニール処理の際、バリアメタルと酸素との反応による酸化物の生成を抑制できる。したがって、銅を主成分とする金属層である銅金属層とバリアメタルとの密着性低下を防止でき、配線やビアプラグについて、特に、ストレスマイグレーションおよびエレクトロマイグレーションの劣化を防ぎ、さらに、ストレスボイディング現象の発生を防止できる。

**【0049】**

また、電解メッキ溶液中に含まれる硫黄等のメッキ余剰成分を銅金属層から除去するため、硫黄等のメッキ余剰成分による信頼性、特に、ストレスマイグレーションおよびエレクトロマイグレーションの劣化を防ぎ、さらに、ストレスボイディング現象の発生を防止できる。

**【図面の簡単な説明】****【図1】**

本発明の半導体装置の製造方法を説明するための断面構造図である。

**【図2】**

ウエハ面内における欠陥箇所を示す欠陥分布図である。

**【図3】**

従来の半導体装置の製造方法による、銅金属層の粒成長過程と、バリアメタルが酸化する過程とを示す断面構造図である。

**【符号の説明】**

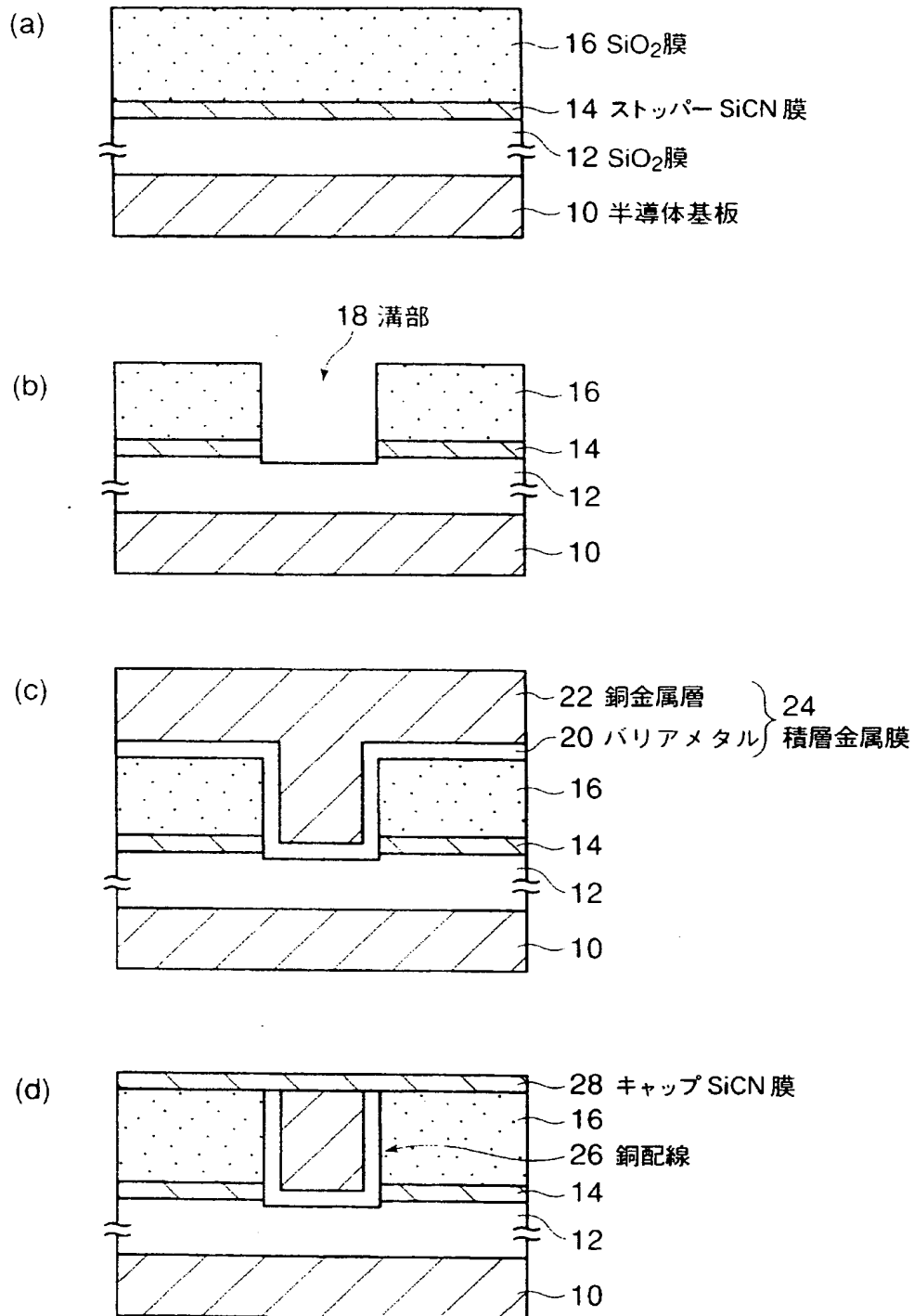
10 半導体基板

- 1 2、1 6      S i O<sub>2</sub>膜
- 1 4      ストッパー S i C N膜
- 1 8      溝部
- 2 0      バリアメタル
- 2 2、1 1 6      銅金属層
- 2 4      積層金属膜
- 2 6      銅配線
- 2 8      キャップ S i C N膜
- 1 1 0      層間絶縁膜
- 1 1 2      T a N膜
- 1 1 4      T a 膜
- 1 1 8      銅自然酸化物
- 1 2 0      粒界面
- 1 2 2      タンタル酸化化合物



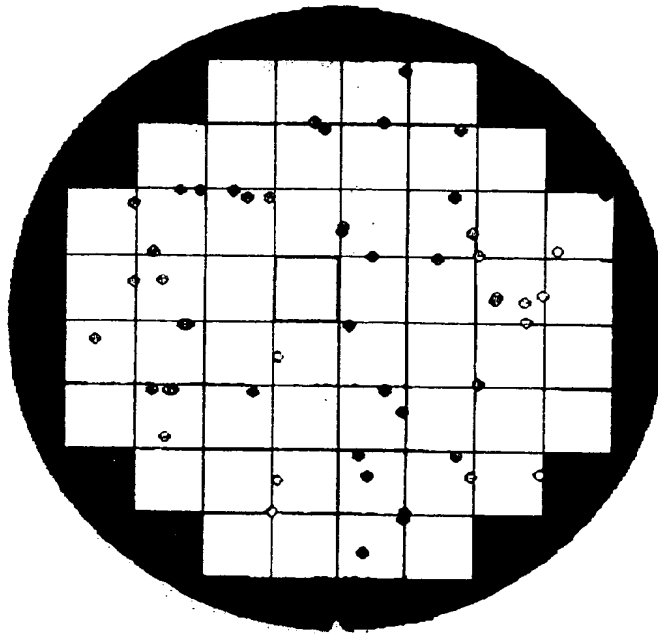
【書類名】 図面

【図 1】

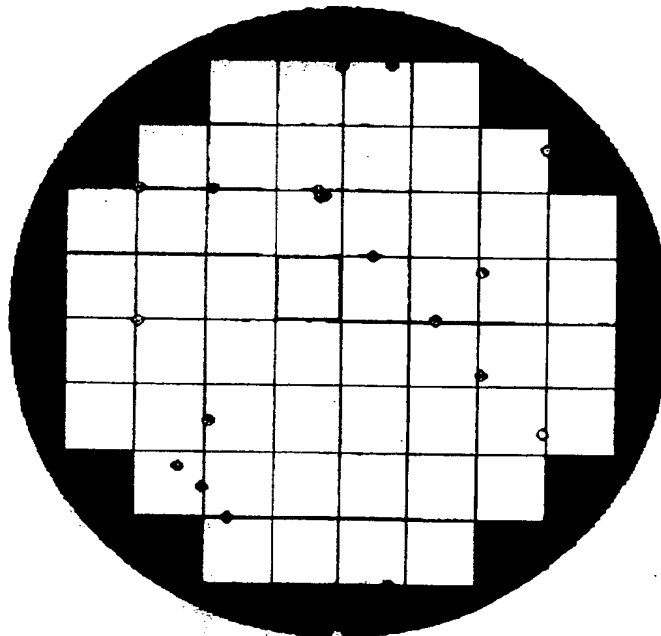


【図 2】

(a)

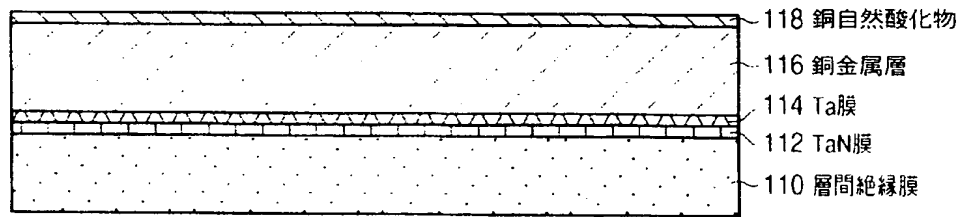


(b)

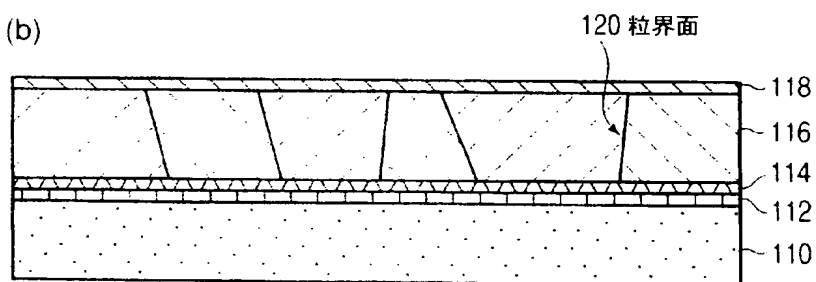


【図 3】

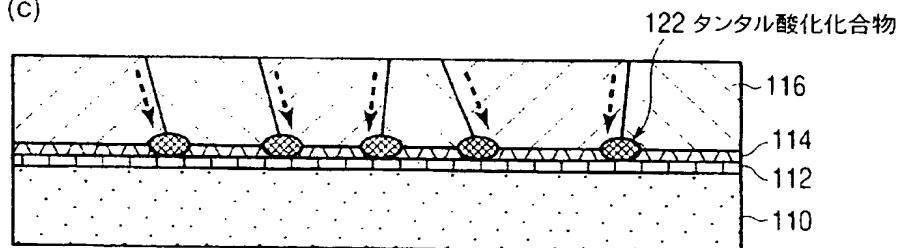
(a)



(b)



(c)



【書類名】 要約書

【要約】

【課題】 銅金属層とバリア層との密着性低下を防止する半導体装置の製造方法を提供する。

【解決手段】 半導体基板 1 0 上の絶縁膜に形成された凹部の底面および側面にバリア層 2 0 を形成し、バリア層 2 0 を覆い、かつ上記凹部が埋まるように銅金属層 2 2 を形成し、銅金属層 2 2 の表面が酸素に曝されることで銅金属層表面に形成された酸化物を、カルボキシル基を少なくとも一つ有する有機酸を含む溶液で除去し、銅を粒成長するための熱処理を行うものである。

【選択図】 図 1

特願 2 0 0 3 - 0 2 1 9 5 6

出 願 人 履 歴 情 報

識別番号

[ 3 0 2 0 6 2 9 3 1 ]

1. 変更年月日

2 0 0 2 年 1 1 月 1 日

[変更理由]

新規登録

住 所

神奈川県川崎市中原区下沼部 1 7 5 3 番地

氏 名

N E C エレクトロニクス株式会社